

UNIVERSIDAD MICHOACANA DE SAN NICOLAS DE HIDALGO

Facultad de Ingeniería Eléctrica

Laboratorio de Electrónica de Comunicaciones II

PRÁCTICA 2

CONVERSIÓN DE DATOS PARALELO A SERIE “GENERADOR DE PALABRAS DE 8 BITS”

Objetivo:

Generar un tren de pulsos (palabra binaria de 8 bits) que sea repetido de forma periódica, y que permita su análisis mediante un osciloscopio común, para su posterior utilización con los moduladores digitales básicos que se estudiarán en prácticas posteriores.

Introducción:

Para el desarrollo de prácticas posteriores, es necesario implementar una fuente de datos binarios cuya salida pueda ser utilizada para demostrar el proceso de modulación digital de datos.

Sera necesario implementar un circuito que consiste en un par de timers configurados en forma monoestable, y un registro de corrimiento con entrada paralelo y salida serial.

El principio de funcionamiento consiste en la aplicación de valores lógicos a la entrada del registro del circuito integrado 74LS166 en sus terminales de entrada (de la A - la H), obteniendo en la salida QH en forma serial dichos estados en la entrada, cada vez que el registro recibe un cambio de estado (flanco de bajada) por la terminal \sim SH/LD.

El primer timer se encargará de proporcionar un flanco de bajada cada 8 ciclos de reloj, los cuales son necesarios para alcanzar a reflejar todos los estados presentes en la entrada paralelo del registro de corrimiento; mientras que el segundo timer se encarga de desincronizar el flanco de bajada del primer timer, con respecto de los flancos de reloj.

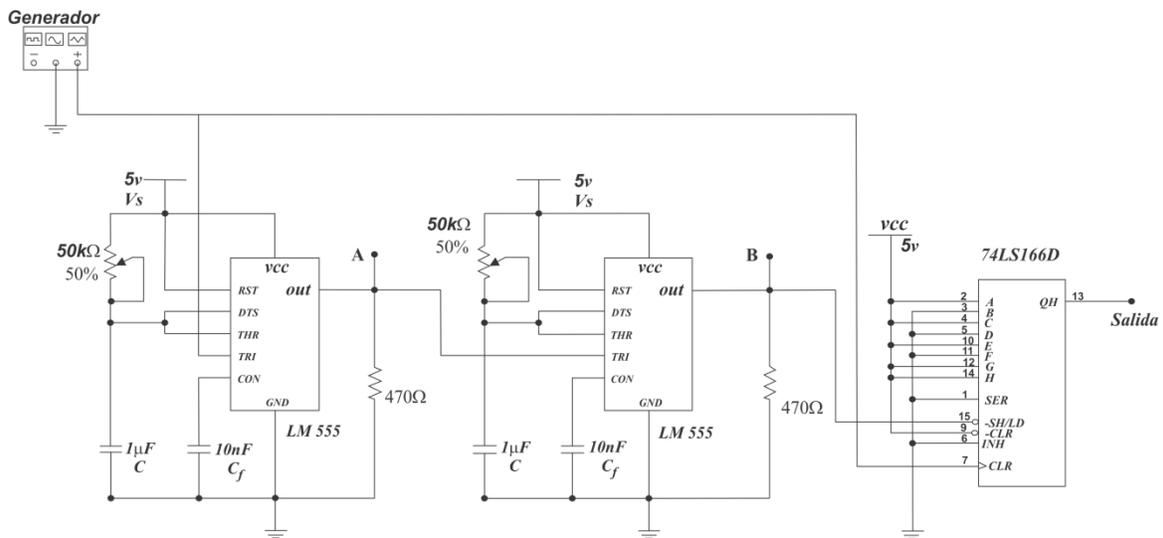


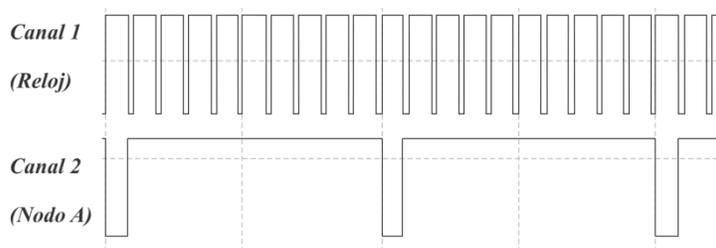
Figura 1: Circuito generador de palabras de 8 bits con salida periódica.

Desarrollo:

Material:

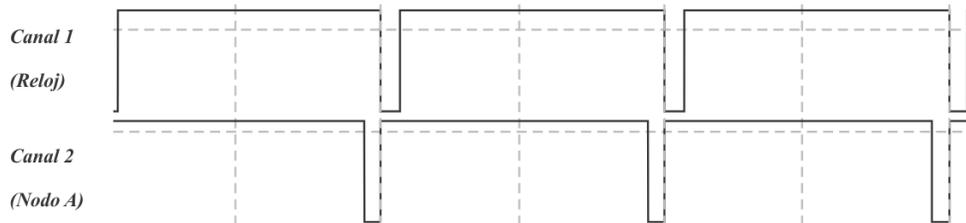
- 2 LM555
- 74LS166D
- 2 Capacitores de $1\mu\text{F}$
- 2 Capacitores de 10nF
- 2 Resistencias de 470Ω
- 2 potenciómetros de $50\text{k}\Omega$
- Cablecitos
- Generador
- Osciloscopio

1. Arme el circuito de la Figura 1.
2. Utilice un generador de señal como fuente de ciclos de reloj. Ajuste una señal cuadrada con aproximadamente 80% de ciclo de servicio a 1 KHz de frecuencia, TTL.
3. Coloque el canal 1 del osciloscopio en el bus del reloj, y el canal 2 del osciloscopio en el nodo A del circuito anterior.
4. Ajuste el potenciómetro A, hasta que obtenga una señal estable, y que la señal del nodo A, permanezca en alto al menos 8 ciclos de reloj, tal como se muestra en la siguiente figura:
- 5.

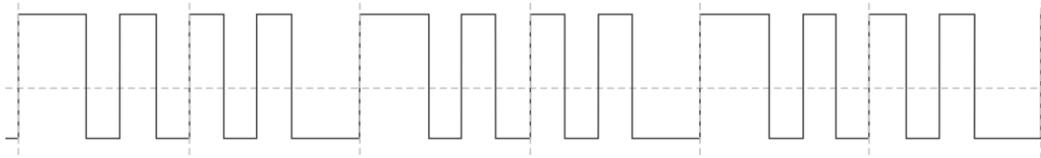


6. Coloque el canal 1 del osciloscopio en el nodo A, y el canal 2 en el nodo B.

7. Ajuste el potenciómetro B de tal manera que obtenga una señal con el mismo periodo que la señal del nodo A, pero ligeramente desfasada. La señal a obtener se muestra en la siguiente figura:



8. Finalmente, cambie algunos de los canales del osciloscopio, y observe la señal de salida del 74LS166. Deberá observar una señal como la mostrada en la siguiente figura:



En caso de no obtener la señal esperada, ajustar cuidadosamente el potenciómetro B, hasta obtener la salida deseada.

Reportar:

- Gráficas finales del circuito vistas en el osciloscopio.
- Observaciones y conclusiones.