

LABORATORIO DE ELECTRÓNICA “ING. LUIS GARCÍA REYES”
Laboratorio de Comunicaciones I

Practica # 5 “Demodulación de una señal FM”

Objetivo:

Implementar un demodulador de FM utilizando un circuito PLL.

Introducción.

La transmisión en FM presenta características diferentes a la recepción de una señal AM, de manera inicial podemos mencionar que la banda de frecuencia comercial asignada a FM es muy superior a la de AM y es del 88 Mhz a 109 Mhz, este rango de frecuencias hace complicada la prueba de una radio comercial. Debido a este inconveniente, se decidió realizar un transmisor en frecuencia modulada utilizando una banda de frecuencias baja, de entre 2 Khz y 6 Khz.

El circuito integrado XR-2211

El circuito integrado XR-2211 es un circuito PLL especializado para aplicaciones de comunicaciones de datos. En particular, este circuito está diseñado para aplicaciones que utilizan modems del tipo FSK (Frequency Shift Keying). Dentro de las características más importantes del XR-2211 destacamos las siguientes:

Amplio rango de frecuencia: de 0.01 Hz a 300 Khz.

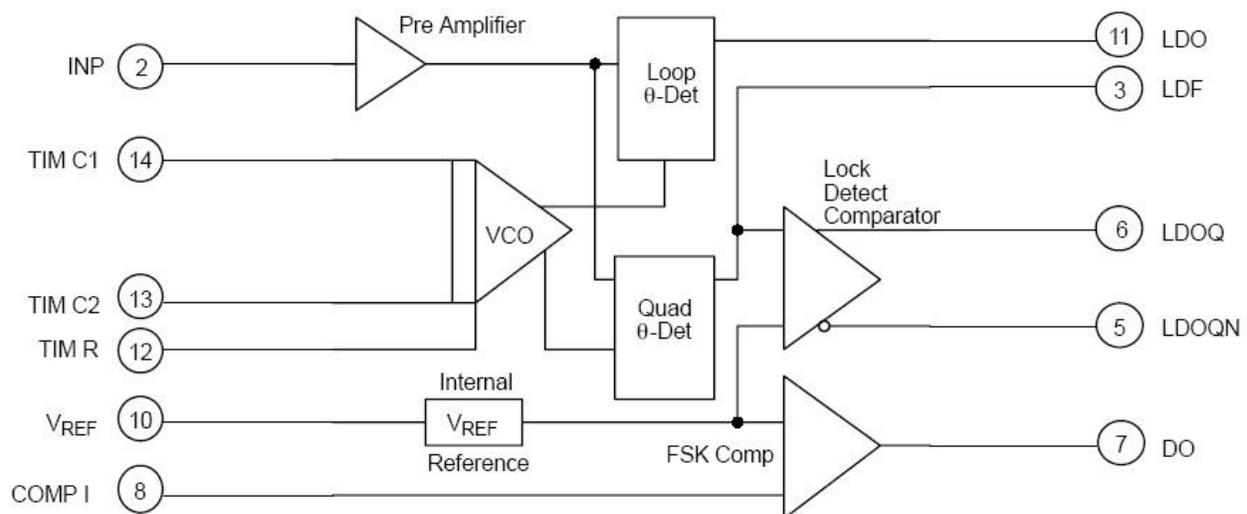
Rango de alimentación de 4.5 a 20 volts.

Compatible con tecnología TTL y CMOS

Amplio rango de entrada 10mVolts a 3 Volts RMS

Rango ajustable de seguimiento de 1% al 80 %

Entre las aplicaciones en las que se puede utilizar, se encuentran: Decodificación de las señales del identificador de llamadas, Demodulación FSK, Sincronización de datos, Decodificación de tonos, Detección de FM, Detección de portadora.



El diagrama de bloques del circuito se observa en la figura anterior. En dicha figura se pueden apreciar los siguientes bloques internos:

- Un PLL (Lazo enganchado de fase) básico para el seguimiento de la señal de entrada dentro de la banda de paso, el cual a su vez está compuesto por los bloques:
 - Oscilador controlado por voltaje (VCO).
 - Detector de fase (Loop θ -detect), el cual consiste en un multiplicador analógico y proporciona la detección de la portadora y la manera de cerrar el lazo del PLL.
- Un detector de “enganchamiento” (lock detector), el cual proporciona la información para la detección del estado de enganchamiento, es decir, el estado en el cual el VCO está “siguiendo” a la frecuencia de entrada y por lo tanto, el estado en el cual se está captando una señal portadora en el rango válido.
- Un comparador de voltaje, de la señal FSK el cual proporciona la demodulación FSK

Se utilizan componentes externos para colocar de manera independiente la frecuencia central, el ancho de banda y el retardo de salida.

Un voltaje interno es utilizado como voltaje de referencia para la operación del circuito, este mismo voltaje se obtiene en uno de los pines como voltaje de referencia.

Parámetros de operación del XR2211::

Voltaje de alimentación 12 volts

Frecuencia límite superior de operación típica 100 KHz

Resistencia de temporización R_0 debe de estar en un rango de 5 a 2000 k Ω

Impedancia de salida en la sección de la detección de fase 1 M Ω

Impedancia de salida de la sección del detector de fase de cuadratura 1M Ω

Impedancia de entrada de la entrada al preamplificador 1M Ω

Impedancia de entrada de la sección del comparador de voltaje 2 M Ω

Voltaje de referencia interna $V_{ref} = \frac{V_{cc}}{2} - 650 mV$

Impedancia de salida para la referencia interna = 100 Ω

Funcionamiento del circuito:

El preamplificador. Es utilizado como un limitador en el que las señales que se encuentran típicamente por arriba de los 10 mV_{rms} son amplificadas a un nivel de voltaje superior y constante.

El detector de fase. Es del tipo multiplicador actúa como una XOR en el caso de señales de entrada digitales, su salida (sin filtrar) produce señales que contienen la suma y la diferencia de las frecuencia de entrada y la frecuencia del VCO. El VCO está basado en un oscilador controlado por corriente, donde la corriente de entrada está dada por la resistencia R_0 a tierra la corriente que circula por esta resistencia es proporcionada por la resistencia R_1 proveniente del detector de fase.

Cuando el PLL se encuentra enganchado (locked) el VCO se encuentra oscilando a la frecuencia de entrada y por lo tanto la salida del detector de fase contiene la suma de frecuencias $f_{in} + f_{VCO}$ (es decir, $2f_{in}$) y de manera similar la diferencia $f_{in} - f_{VCO}$, la cual es cero en estas condiciones.

Al agregar un filtro RC a la salida del comparador de fase la componente de 2 veces FIN es reducida,

dejando un voltaje de DC, el cual representa la diferencia de fase entre las 2 frecuencias. Esto cierra el lazo y le permite al VCO seguir la frecuencia de entrada.

Demodulación de FM.- Cuando el PLL está enganchado, el VCO se mantiene oscilando a la frecuencia de la señal de entrada, sin embargo, si la entrada es una señal de FM, su frecuencia presentará variaciones debidas a la señal modulante. Estas variaciones en la entrada hacen que la diferencia $f_{in} - f_{VCO}$ no sea cero, esta diferencia es la señal de error de fase, la cual es proporcional a la amplitud de la modulante, pero está mezclada con la frecuencia alta $f_{in} + f_{VCO}$, por lo tanto, mediante un filtro pasa bajas podemos recuperar la información de la modulante.

La señal de entrada INP (pin No.2). La señal de AC de entrada es acoplada a esta terminal, La impedancia de entrada de esta terminal es de $20\text{ K}\Omega$, se recomienda utilizar una señal con un nivel de voltaje de entre 10 mV y 3 V rms.

Salida del detector de fase del PLL. (pin No. 11) Esta terminal proporciona una alta impedancia de salida del lazo de detección de fase. El filtro RC del lazo del PLL está formado por R1 y C1, que se encuentran conectados al pin 11. Cuando no hay señal de entrada, o en condiciones de enganchamiento (error de fase cero), el nivel de DC en el pin 11 es muy cercano o igual a VREF.

Entrada de control del VCO (pin No. 12). La frecuencia libre (con el PLL en lazo abierto) del oscilador VCO está determinada por una resistencia externa R_0 , conectada de la terminal 12 a tierra. La frecuencia F_0 está dada por la ecuación

$$F_0 = \frac{1}{R_0 C_0} \text{ Hz}$$

Donde C_0 es el capacitor conectado entre los pines 13 y 14.

Para una mayor estabilidad sobre la temperatura, se recomiendan valores de resistencia entre $10\text{ K}\Omega$ y $100\text{ K}\Omega$. Esta terminal es un punto de baja impedancia y está internamente conectada a un nivel de CD igual al voltaje VREF.

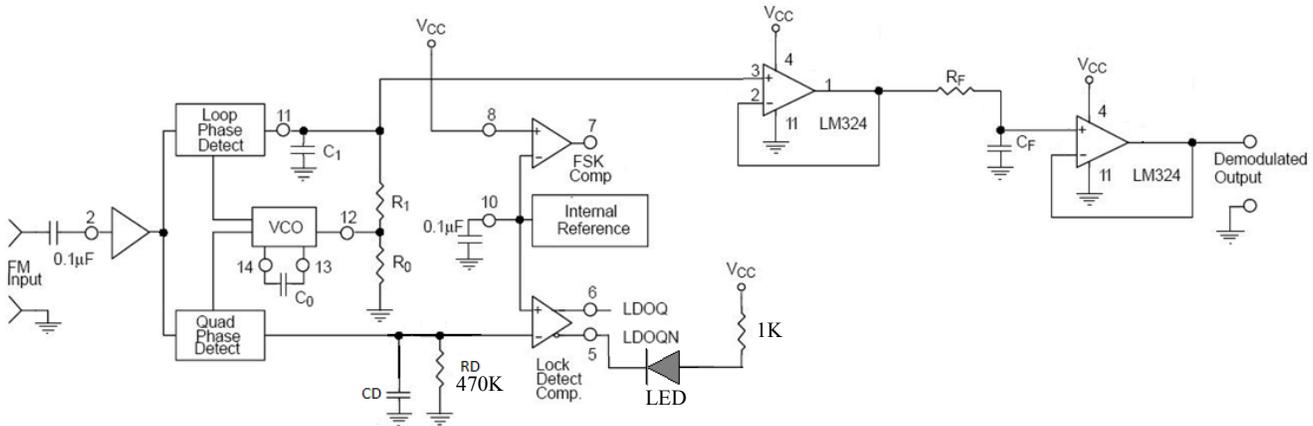
La salida del detector de cuadratura de fase (patita No. 3). Esta salida tiene una impedancia muy alta ($1\text{ M}\Omega$), y proporciona la salida del detector de cuadratura de fase, Internamente está conectado a la entrada de detección de enganche.

El voltaje de referencia VREF (pin No. 10). Este pin está conectado de manera interna al voltaje de referencia. El voltaje de referencia interno de DC en este pin está formado por una referencia de voltaje el cual también es utilizado en los pines 5,8,11 y 12. Al pin 10 se le debe de conectar un capacitor de desacoplo de 0.1 uF para garantizar una operación adecuada del circuito.

Las salidas del detector de enganchamiento LDOQN y LDOQ (pin No. 5 y 6). Estas son salidas de colector abierto y por lo tanto requieren una resistencia pull-up a V_{cc} . Cuando el PLL entra en su rango de frecuencias de enganchamiento LDOQ lo indica poniéndose en un nivel alto (LDOQN en bajo) mientras que si el PLL no está enganchado, LDOQ se pone en bajo (LDOQN en alto). Estas patitas pueden drenar solamente hasta 5 mA. Además, para el correcto funcionamiento de estas señales se requiere un filtro pasabajas R_D, C_D .

El Demodulador de FM.

En la siguiente figura se muestra el circuito Demodulador a implementar en la práctica con el XR2211 y un LM324:



Diseño de los Componentes utilizados:

Especificaciones de diseño: Se establecerá una frecuencia central de la portadora de $f_0 = 4000\text{Hz}$, una frecuencia modulante $f_m = 500\text{Hz}$. Se supondrá un índice de modulación $m=2$, es decir, una desviación de frecuencia $\Delta f = m f_m = 1000\text{Hz}$, con lo cual se supone que la señal de FM varía desde $F_L = 3000\text{ Hz}$ hasta $F_H = 5000\text{ Hz}$. La corriente que soporta el Led conectado al pin 5 es de 5mA.

Cálculos:

$$\text{Eligiendo } C_0 = 22\text{ nF}, \text{ obtenemos: } R_0 = \frac{1}{f_0 C_0} = \frac{1}{4000(22 \times 10^{-9})} = 11.4\text{ K}\Omega$$

Con el filtro pasabajas $R_1 C_1$ se establece el ancho de banda, de acuerdo al fabricante esto se establece con el divisor de tensión conectado a la entrada del VCO, entonces:

$$\frac{\Delta f}{f_0} = \frac{R_0}{R_1}$$

Por lo tanto

$$R_1 = \frac{R_0 f_0}{\Delta f} = \frac{(11400)(4000)}{1000} = 45.6\text{ K}\Omega$$

Para el cálculo de C_1 se establece una respuesta bajo amortiguada del lazo del PLL con un factor de amortiguamiento recomendado de $\zeta = 0.5$, entonces se obtiene de la función de transferencia del lazo:

$$\zeta^2 = \frac{1250 C_0}{R_1 C_1}$$

Por lo tanto:

$$C_1 = \frac{1250C_0}{R_1 \zeta^2} = \frac{1250(22 \times 10^{-9})}{45600(0.5)^2} = 2.4 \text{ nF}$$

Para el filtro pasabajas con el LM324, elegimos un capacitor $C_F = 0.1 \mu F$ y la frecuencia de corte es la frecuencia de la modulante f_m , por lo tanto

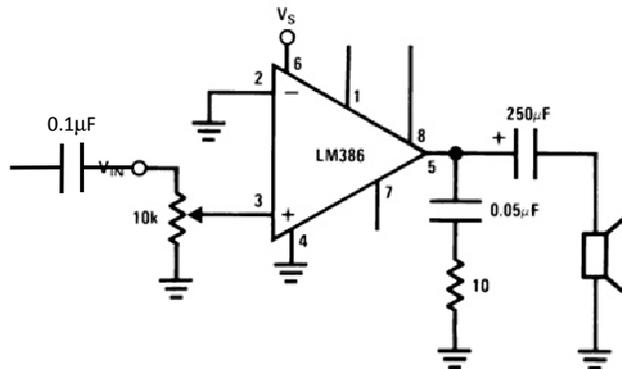
$$R_F = \frac{1}{C_F f_m} = \frac{1}{0.1 \times 10^{-6} (500)} = 20 \text{ K}\Omega$$

Para el capacitor C_D :

$$C_D > \frac{16}{\Delta f} \mu F = \frac{16}{1000} \mu F = 16 \text{ nF}$$

Procedimiento de la Práctica:

- 1) Probar el demodulador anterior generando como señal de entrada una señal de FM con las características descritas usando un par de generadores de señal.
 - a. Como los componentes no son exactos, el rango de frecuencia de enganchamiento cambiará. Con ayuda del osciloscopio determina el rango real y la frecuencia central.
- 2) Amplificar la salida de la señal modulada mediante el circuito amplificador de audio con LM386 de ganancia de 20 visto en la práctica 3:



Evaluación: Se calificará de acuerdo a lo siguiente:

- 1) El correcto funcionamiento de la práctica: 70%
- 2) Obtención del rango real de enganchamiento: 10%
- 3) Reporte: 20%

Reporte: Como las señales de voz no se encuentran en el rango de frecuencia considerado, el circuito anterior no funciona adecuadamente con señales de voz. Rediseña los componentes del circuito para que trabaje con señales de voz y con una frecuencia central $f_0 = 100 \text{ KHz}$