

Facultad de Ingeniería Eléctrica
Laboratorio de Electrónica
"Ing. Luís García Reyes"

Materia: "Laboratorio de Electrónica Digital I"

Práctica Número 6

"Compuertas TTL especiales"

Objetivo:

Comprobación de la operación y funcionamiento de las puertas de colector abierto, compuertas de disparador Schmitt y puertas con capacidad de tercer estado.

Introducción:

Dentro de la tecnología TTL, existen diferentes subfamilias, actualmente existen 8 diferentes tipos de acuerdo a la siguiente tabla

Nombre de la familia	Prefijo	Capacidad de salida FanOut	Disipación de potencia (mW)	Retardo de propagación (ns)
Estándar	74	10	10	9
Baja potencia	74L	20	1	33
Alta velocidad	74H	10	22	6
Schottky	74S	10	19	3
Schottky de baja potencia	74LS	20	2	9.5
Schottky avanzado	74AS	40	10	1.5
Schottky avanzado de baja potencia	74ALS	20	1	4
Alta velocidad	74F	20	4	3

De esta tabla se puede deducir que los circuitos integrados TTL tienen una designación numérica que comienza con 74 seguido de un sufijo que identifica el tipo de serie. La compuerta TTL estándar fue la primera versión de la familia TTL, luego esta compuerta básica se diseñó con diferentes componentes internos para lograr un menor consumo de potencia o bien mayor velocidad.

El retardo de propagación de un circuito implementado con transistores que entra en saturación depende principalmente de dos factores:

- Tiempo de almacenamiento
- Constante de tiempo RC

Si se reduce el tiempo de almacenamiento disminuye el retardo de propagación, si se reducen los valores de las resistencias en el circuito se reducen las constantes de tiempo RC y disminuye el retardo de propagación. Esto ocasiona una mayor disipación de potencia debido a la disminución del valor de las resistencias.

1. En la familia de compuertas TTL de baja potencia, los valores de las resistencias son más altos que en las compuertas estándar, a fin de reducir la disipación de potencia, pero esto ocasiona un incremento en el retardo de propagación.
2. En las compuertas TTL de alta velocidad, se reducen los valores de las resistencias para acortar el retardo de propagación, pero aumenta la disipación de potencia.

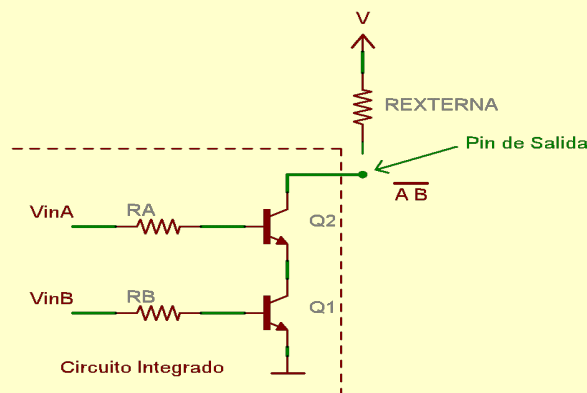
La compuerta TTL Schottky fue la siguiente mejora de la tecnología. El objetivo del transistor Schottky es eliminar el tiempo de almacenamiento impidiendo al transistor entrar en saturación. Este transistor permite aumentar su rapidez de operación sin aumento excesivo en la disipación de potencia. El TTL Schottky de baja potencia sacrifica algo de rapidez a cambio de una menor disipación de potencia, esta compuerta tiene el mismo retardo de propagación de una compuerta TTL estándar pero con una disipación de apenas una quinta parte de una compuerta normal.

Todas las series TTL están disponibles en SSI y en formas más complejas como componentes MSI y LSI. Las diferencias entre las series TTL no radica en la lógica digital que ejecutan, sino en la construcción interna de la compuerta NAND básica. De cualquier modo, las compuertas TTL de todas las series disponibles pueden tener tres tipos de configuración de salida

- Salida de colector abierto
- Salida en totem pole
- Salida de tercer Estado

Compuerta de salida de colector abierto.

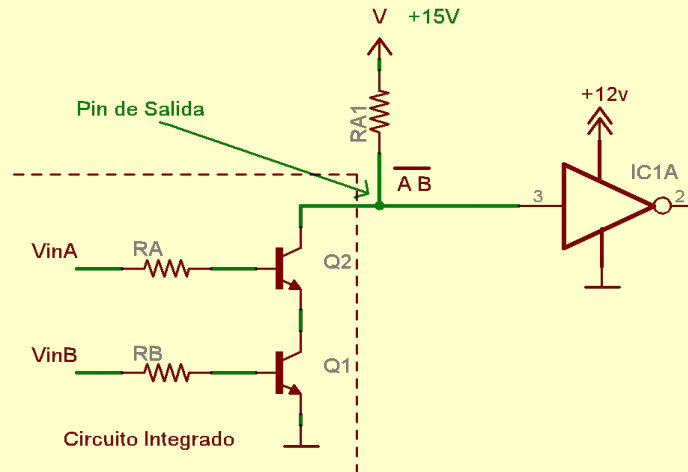
La compuerta TTL básica se modifica para obtener el colector del transistor interno. Esto se puede apreciar en el diagrama simplificado de la compuerta de colector abierto de la siguiente figura.



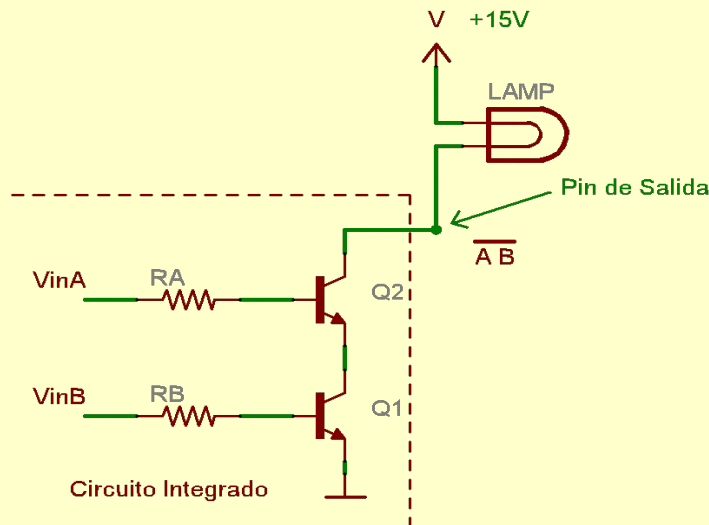
De la figura se puede apreciar que:

- La salida de la compuerta es directamente uno de los "colectores" con que esta construida la compuerta
- Es necesaria una resistencia de "carga" a la salida para poder tener una respuesta de la compuerta
- A la salida de la compuerta se requiere de una fuente para el correcto funcionamiento de la compuerta
- El voltaje de salida puede ser diferente al voltaje de la fuente de alimentación de la compuerta

Una de las principales aplicaciones de este tipo de compuertas es realizar una interfaz entre la familia TTL y otro tipo de familia que funciona con un nivel de voltaje diferente.

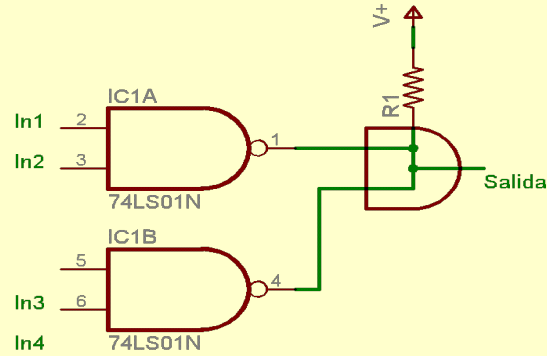


Otra de las aplicaciones de este tipo de compuertas es el control de pequeñas cargas como pequeñas lámparas o relevadores



O bien para realizar una "compuerta OR" alamburada, ya que si se conectan las salidas de varias compuertas TTL de colector abierto con una sola resistencia externa, se ejecuta una lógica AND alamburada. Recuerde que una función AND de lógica positiva solo produce un nivel alto si todas las entradas son altas, de lo contrario la salida estará en "bajo". Ya que si se conectan entre si todas las salidas de compuertas de colector abierto, la salida común solo será "alta" cuando

todos los transistores de salida estén "apagados". En resumen, si un solo transistor de salida "conduce", hace que la salida pase al estado bajo.



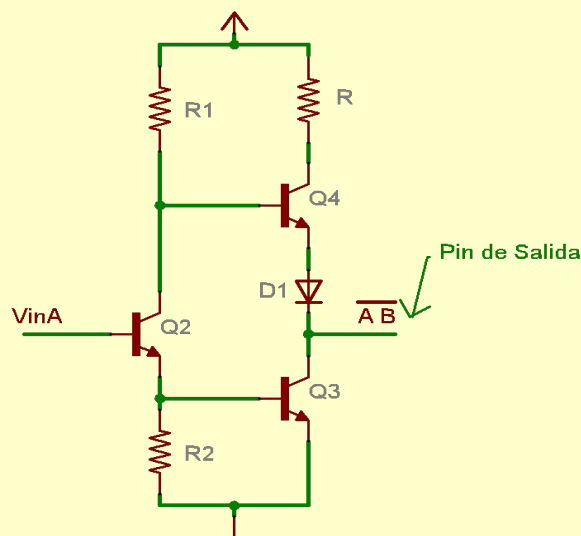
Salida en totem pole

La impedancia de salida de una compuerta normalmente es una carga resistiva mas una capacitiva. La carga capacitiva es directamente la capacitancia del transistor de salida, la capacitancia de las compuertas conectadas a la salida así como la generada por el alambrado del circuito. Cuando la salida cambia del estado bajo al estado alto, el transistor de salida de la compuerta cambia de saturación a corte.

La compuerta TTL con salida en totem pole es igual a la compuerta de colector abierto, excepto por el transistor de salida Q_4 y el diodo D_1 , cuando la salida V_{out} esta en estado bajo, Q_2 y Q_3 se llevan a saturación. El transistor Q_4 esta en corte debido a que para que empiece a conducir, en su base debe de existir un voltaje de 1.2 volts ($V_{BE} + V_D$). Debido a que el colector de Q_2 está conectado a la base de Q_4 , el voltaje de este ultimo es de 0.9 volts, así que Q_4 queda en corte. La función del diodo es incrementar la caída de voltaje en la salida para garantizar que Q_4 quede en corte cuando Q_3 este saturado.

Cuando la salida cambia del estado alto porque una de las entradas cae al estado bajo, los transistores Q_2 y Q_3 quedan en corte. Sin embargo, la salida se mantiene momentáneamente en nivel bajo porque los voltajes en el capacitor de carga no pueden cambiar instantáneamente.

Tan pronto como Q_2 se apaga, Q_4 conduce porque su base esta conectada a V_{CC} a través de la resistencia R_1

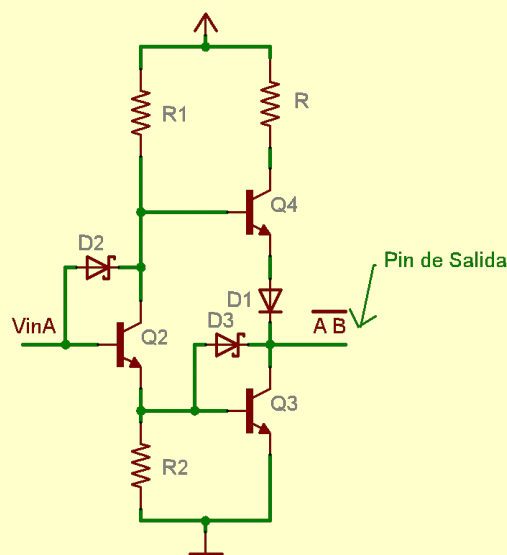


La compuerta Schottky

La reducción del almacenamiento, reduce el retardo de propagación. Ello se debe a que el tiempo necesario para que el transistor salga de saturación retarda, el cambio del transistor de la condición encendido a la condición apagado. Es posible disminuir el tiempo colocando un diodo Schottky entra la base y el colector de cada transistor del circuito. El diodo Schottky se forma de una unión de un metal y un semiconductor, en contraste con los diodos convencionales, que se forman con la unión de un semiconductor tipo "P" uno de tipo "N".

El voltaje del diodo Schottky es de solo 0.4 volts en contra de los 0.7 de un diodo convencional.

La presencia del diodo Schottky entra la base y el colector impide al transistor entrar en saturación. El transistor resultante se llama transistor schottky. El uso de este tipo de transistores reduce el retardo de propagación sin que aumente la disipación de potencia.



La compuerta de tercer estado

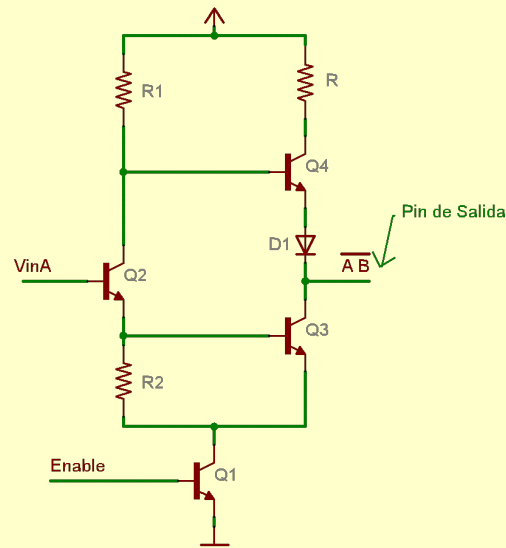
Las salidas de compuertas TTL con estructura tótem pole no se pueden conectar entre si como las salidas de colector abierto. Si embargo, existe un tipo especial de compuerta tótem pole que permite la conexión alamburada de salidas para formar un sistema de bus común. Cuando una compuerta TTL cuenta con esta propiedad, se le denomina compuerta de *Tercer Estado* o de *tres estados*.

Una compuerta de tercer estado presenta tres estados de salida

- Estado de nivel bajo
- Estado de nivel alto
- Alta impedancia

El tercer estado es de "circuito abierto" o "alta impedancia" y permite una conexión con alambre directo de muchas salidas a una línea común. Las compuertas de tres estados hacen innecesarias las compuertas de colector abierto en configuración de bus

En la siguiente figura se muestra la construcción de una compuerta de tercer estado y salida de tótem pole.



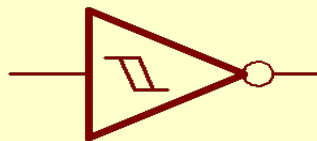
Adicional a la compuerta con salida de tótem pole se encuentra un circuito que "desconecta" la compuerta del circuito al aplicar un "0" lógico a la entrada de control.

Es crucial que todas, menos una de las salidas estén en tercer estado, de lo contrario, tendremos la condición indeseable de dos salidas en tótem pole activas conectadas entre si.

Una de las características mas importantes de casi todas la compuertas de tres estados es que el retardo de habilitación de salida es mas largo que la inhabilitación de la entrada. Esto permite que si un circuito de control habilita una compuerta e inhabilita otra al mismo tiempo, la compuerta inhabilitada pase al estado de alta impedancia antes de que la otra compuerta quede habilitada. Esto elimina la posibilidad de que ambas compuertas estén activas al mismo tiempo.

La compuerta de disparado Schmitt

Las compuertas lógicas Schmitt Trigger tienen una histéresis o brecha diferencial en los cambio de bajo a alto y de alto a bajo, superior a las compuertas normales, propiedad que las hace casi inmunes a señales de ruido que puedan existir en la entrada. Este tipo de compuertas se encuentran generalmente a la entrada de los circuitos lógico con el propósito de "disminuir" las variaciones provocadas por el ruido de las entradas.



En la figura anterior se presenta el símbolo de la compuerta NOT con disparador Schmitt

Requisitos:

En esta práctica se realizaran experimentos con las compuertas especiales de

- Disparador Schmitt
- Tercer Estado
- Colector Abierto

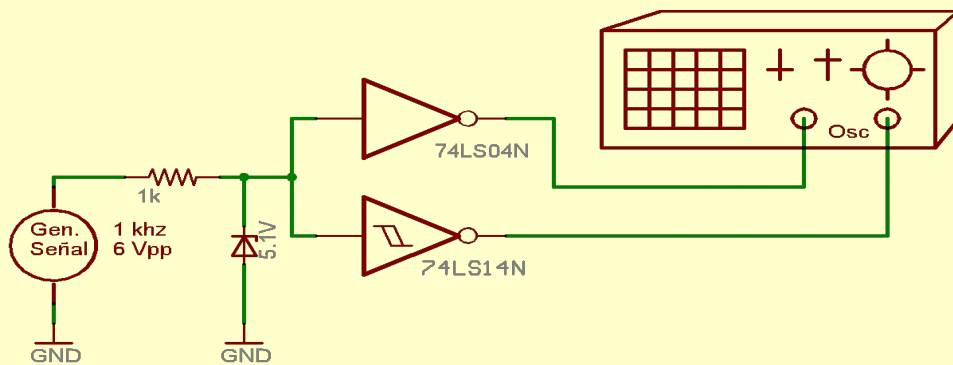
Para lo cual se requiere traer dibujadas en su libreta las hojas de datos de las siguientes compuertas:

- 7404
- 7414
- 7400
- 74125
- 7407

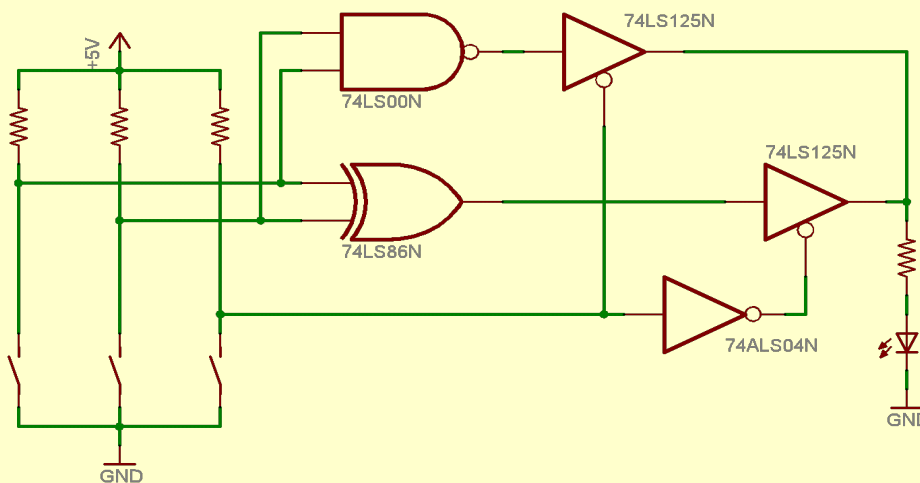
Traer la definición de histéresis

Desarrollo:

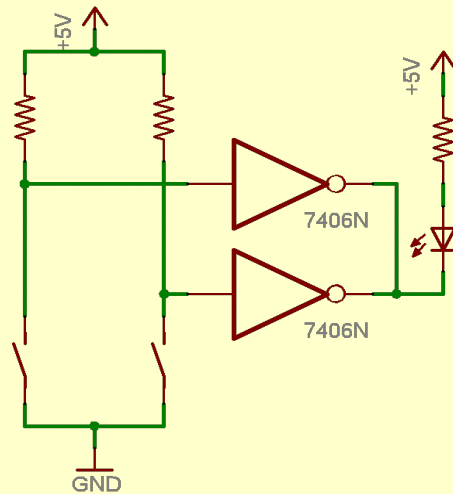
Implementar el siguiente circuito y determinar la curva de Histéresis de la compuerta 7414, así como el nivel de voltaje V_{IH} y V_{IL} de la compuerta 7404 utilizando el osciloscopio.



Implementar el siguiente circuito y analizar el funcionamiento del circuito



Implementar el siguiente circuito y analizar el funcionamiento



Reportar:

Graficar la respuesta de la compuerta 7414 y 7407 del primer circuito, así como la respuesta de cada uno de los circuitos implementados.