



# **UNIVERSIDAD MICHOACANA DE SAN NICOLÁS DE HIDALGO**

## **Facultad de Ingeniería Eléctrica**

### Laboratorio de Electrónica de Comunicaciones II

#### **PRÁCTICA 8**

#### **Demodulador FSK**

#### **Objetivo:**

Implementar y verificar el funcionamiento de un sistema de comunicaciones FSK. Se generará una señal FSK a partir de un tren de datos, la cual será transmitida y recibida por un circuito demodulador. Los datos de entrada al modulador, deberán compararse con los datos recibidos en el demodulador.

#### **Introducción**

El XR22-11 es un circuito de amarre de fase monolítico especialmente diseñado para comunicaciones de datos, el cual, está particularmente enfocado en aplicaciones de modem FSK. Es capaz de trabajar sobre un alto rango de voltajes que van de los 4.5 a los 20 volts, de igual manera trabaja sobre un amplio rango de frecuencias que van de los 0.01Hz a 300KHz. También puede trabajar con señales analógicas entre los 2 mV – 3V, y puede hacer interface con las familias lógicas convencionales TTL, DTL Y ECL. El circuito consiste de un PLL básico para el seguimiento de una señal de entrada junto con el filtro pasa banda, un detector de fase por cuadratura el cual provee la detección de la portadora, y un comparador de voltaje FSK, el cual, lleva a cabo la demodulación FSK. Este circuito requiere pocos componentes externos los cuales son usados para ajustar la frecuencia central, el ancho de banda y el retraso de salida.

El XR22-11 como Decodificador FSK

La Figura 1 muestra un circuito para decodificación FSK donde los componentes externos se definen como a continuación se detalla:

$R_0$  y  $C_0$  definen la frecuencia central del PLL,  $R_1$  ajusta el ancho de banda del sistema, mientras

que  $C_1$  define la constante de tiempo del filtro.  $C_F$  Y  $R_F$  forman un filtro de post-detección para la salida de datos. La resistencia  $R_b$  ( $\approx 510K\Omega$ ) que va conectado del pin 7 al pin 8 introduce una retroalimentación positiva a través del comparador FSK para facilitar la transición rápida entre los estados lógicos a la salida.

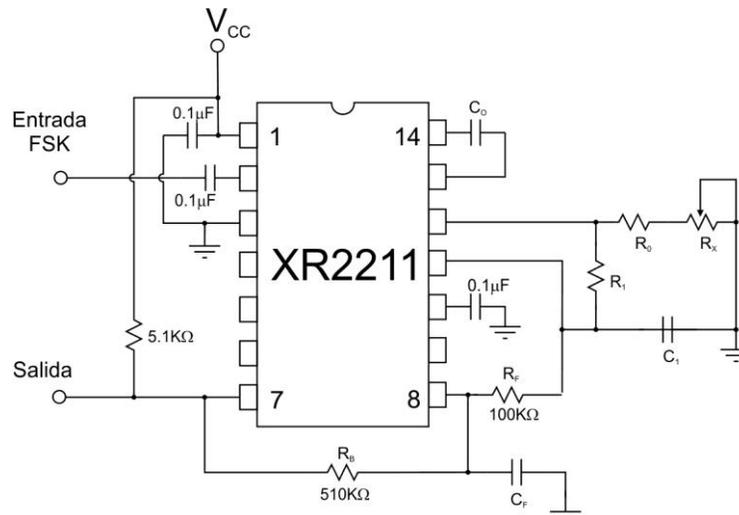


Figura 1: Diagrama circuito decodificador FSK

#### Instrucciones de diseño de un circuito decodificador FSK

El circuito de la Figura 1 puede ser utilizado para cualquier aplicación en la que se requiera decodificación FSK de manera muy simple mediante la elección de cinco componentes clave en dicho circuito:  $R_0, R_1, C_0, C_1$  y  $C_F$ . Para un conjunto dado de frecuencias  $F_0$  y  $F_1$  (que representan el 0 y 1 lógicos) esos parámetros pueden ser calculados como se detalla a continuación:

- a) Calcular la frecuencia central del PLL,  $F_C$ :

$$F_C = \frac{1}{R_0 C_0} \text{ donde } F_C = \frac{F_1 + F_2}{2}$$

Elija el valor de la  $R_0$  el cual deberá estar en el rango de los 10K-100K $\Omega$ . Esta elección es arbitraria, sin embargo el valor recomendado es de 20K $\Omega$  pero al final su valor puede ser ajustado en forma precisa con el potenciómetro en serie  $R_x$  (es decir, se puede colocar una resistencia de 18K $\Omega$  y con el potenciómetro ajustar a 20K $\Omega$ )

- b) Calcule el valor de  $C_0$  usando la ecuación siguiente

$$C_0 = \frac{1}{R_0 F_C}$$

- c) Calcule  $R_1$  para darle al circuito el ancho de banda de rastreo

$$R_1 = R_0 \left[ \frac{F_C}{F_1 - F_2} \right]$$

- d) Calcule  $C_1$  para ajustar el factor de amortiguamiento, normalmente se usa un valor de  $\zeta=0.5$

$$C_1 = \frac{C_0}{4}$$

- e) La entrada al XR-2211 en ocasiones puede ser demasiado sensible a condiciones de ruido. La Fig. ilustra un método de reducir dicha sensibilidad en el XR22-11 de las condiciones de ruido en la línea mediante el uso de una resistencia ( $R_X$ ) la cual va del pin 2 y tierra. El valor de  $R_X$  es elegido mediante la ecuación siguiente y el nivel mínimo de umbral de la señal. El  $V_{in}$  mínimo debe exceder el este valor para ser detectado (es equivalente a ajustar el voltaje de umbral)
- f) Calcule el capacitor del filtro de datos  $C_F$  usando las siguientes expresiones

$$C_F = \frac{0.25}{R_{SUM} \cdot \text{Tasa de transferencia}}, \text{ donde } R_{SUM} = \frac{(R_F + R_1)R_B}{(R_F + R_1 + R_B)} \text{ y la Tasa de Transferencia}$$

(para las frecuencias  $F_1$  y  $F_2$  de 1.2KHz y 2.2KHz dada en la hoja de datos) 1200.

Entre las consideraciones a tomar en cuenta es que todos los valores de los componentes pueden ser redondeados a sus valores estándar más cercanos excepto  $R_0$  que debe ser de un valor preciso. Otra consideración importante es que la diferencia entre  $F_0$  y  $F_1$  sea de alrededor DE 200 Hz.

## Desarrollo:

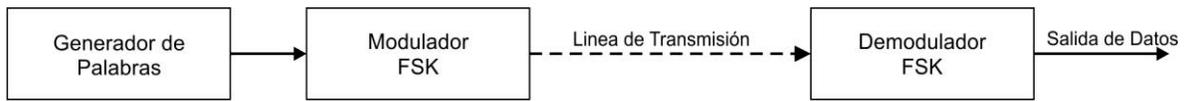
1.- Supóngase una señal FSK cuyas frecuencias de marca y espacio son 1.2KHz y 2.2KHz respectivamente; calcule los valores de  $C_0$ ,  $C_1$ ,  $R_0$ ,  $R_1$  y  $C_F$ , usando las expresiones anteriormente proporcionadas.

2.-Armar el circuito de la Figura 1 con el material que se detalla a continuación:

- 1 modulador FSK
- 1 XR22-11
- 2 Capacitor de .1 $\mu$ F
- 6 Resistencias de valores calculados
- 4 Capacitores de valores calculados
- 1 Protoboard
- 1 Potenciómetro de 50K $\Omega$
- 1 Osciloscopio
- 1 Generador de Señales

3.-Utilice un modulo paralelo-serie y un circuito modulador y un modulador FSK para generar la señal de entrada al circuito que acaba de ensamblar y7 observe la señal obtenida.

4.-Conecte todos los circuitos según el diagrama a bloques de la Figura 2 observe la señal a la salida del demodulador FSK



**Figura 2: Diagrama a bloques de un demodulador FSK**

5.-Compare la señal de salida obtenida con la señal del punto 4.

### **Reportar:**

- Formas de onda obtenidas,
- Cálculos realizados,
- Ajustes realizados,
- Problemas durante la práctica con sus propias palabras y
- Conclusiones