

Facultad de Ingeniería Eléctrica
Laboratorio de Electrónica
"Ing. Luís García Reyes"
Materia: "Laboratorio de Electrónica Digital I"

Práctica Número 8
"El Sumador Binario"

Objetivo:

En esta práctica, se implementará un sumador binario completo de 1 bit y un sumador de 4 bits utilizando compuertas básicas, adicionalmente se mostrará el funcionamiento de un sumador en circuito integrado.

Introducción:

Las computadoras digitales efectúan diversas tareas de procesamiento de información, entre estas funciones están las operaciones aritméticas. La operación aritmética básica es la suma de 2 dígitos binarios. Esta suma consiste en cuatro posibles combinaciones:

Entrada A	Entrada B	Acarreo	Suma
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Donde las primeras tres operaciones producen una suma de 1 bit, pero cuando los dos bits de entrada son 1, la suma binaria consta de 2 bits. El bit más significativo de este resultado se denomina **acarreo** (o Carry), cuando ambos sumandos contienen más dígitos significativos, el acarreo obtenido de la suma de 2 bits se suma al siguiente par de bits más significativos. Un circuito combinacional que realiza la suma de dos bits se denomina **semisumador**, uno que realiza la suma de tres bits (dos bits significativos y un acarreo) se denomina **sumador completo**. Estos nombres provienen del hecho de que es posible usar dos semisumadores para implementar un sumador completo.

La conexión en cascada de de "n" sumadores completos produce un sumador binario para n bits.

El Semisumador de 1 bit

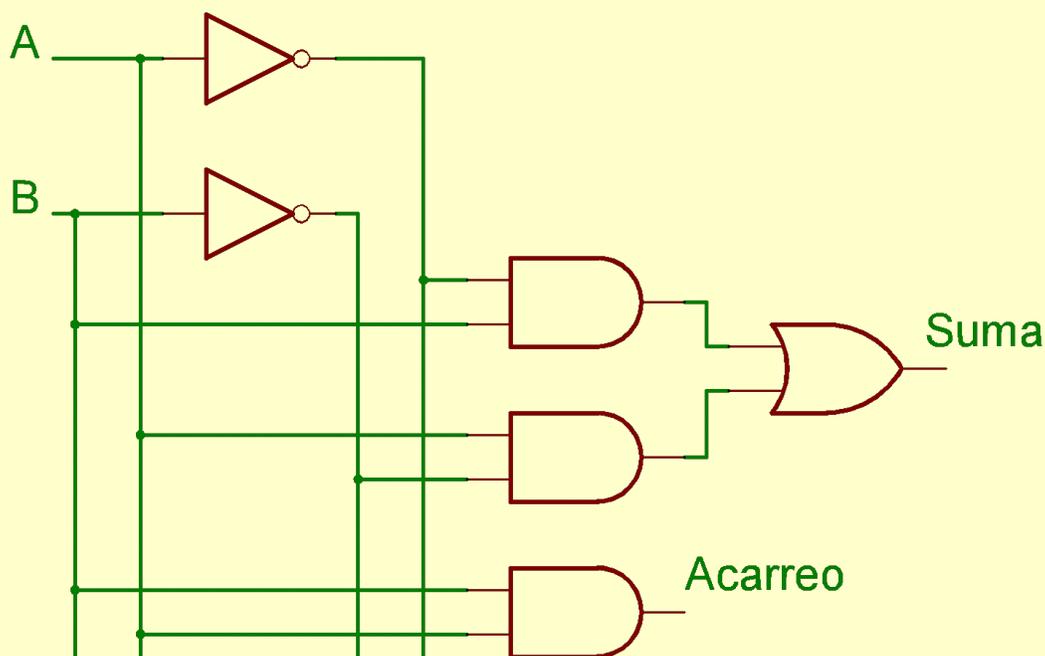
Por la tabla de verdad descrita en la tabla anterior, se sabe que este circuito necesita de dos entradas binarias y dos salidas binarias. Las variables de entrada designan los bits que se desean sumar y como salidas tenemos la suma y el acarreo. La tabla de verdad del semisumador corresponde a 2 funciones a implementar, la salida de acarreo y la salida suma.

Las funciones Booleanas simplificadas se obtienen directamente de la tabla de verdad. Las expresiones simplificadas en suma de productos son:

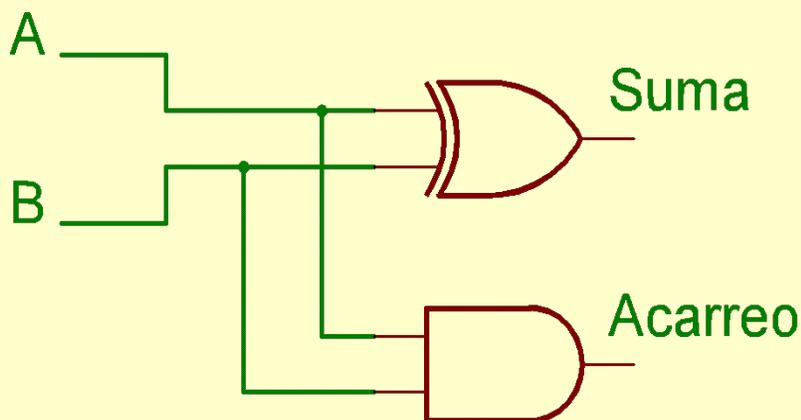
$$\text{Suma} = \bar{A}B + A\bar{B}$$

$$\text{Acarreo} = AB$$

El diagrama lógico del semisumador es implementado utilizando compuertas simples para quedar como sigue:



Sin embargo esta implementación es un tanto complicada. Si observamos detenidamente, podemos simplificar el circuito si notamos que la función $\text{Suma} = \bar{A}B + A\bar{B}$ se ajusta a la tabla de verdad de la compuerta XOR, con esto la implementación del circuito queda como:



El sumador completo de 1 bit

Un sumador completo es un circuito combinacional que forma la suma aritmética de tres bits. Un sumador completo tiene tres entradas y dos salidas. Dos de las variables de entrada, denotadas por A y B, representan los dos bits que se sumarán. La tercera entrada C_IN representa el acarreo de la posición significativa inmediata inferior. Se requieren dos salidas porque la suma aritmética de tres dígitos binarios puede tener valores de salida entre 0 y 3, el número 2 o 3 binario requiere de 2 bits.

Las dos salidas se denominan Suma y Acarreo. La variable binaria "Suma" da el valor del bit menos significativo de la suma. La variable binaria "Acarreo" da el acarreo de salida, como en todos los casos que se esta viendo una función, es mas sencillo apreciar el funcionamiento mostrando la función en una tabla de verdad.

Entrada A	Entrada B	C_IN	Acarreo	Suma
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

De la tabla de verdad observamos que tenemos 3 entradas (A,B y C_IN) y dos salidas (Acarreo y Suma), si utilizamos los mapas de Karnaugh para reducir ambas funciones de salida, estas se pueden ver como sigue:

Para la función **Acarreo**

A \ B C_IN	00	01	11	10
0		1		1
1	1		1	

Para la función **Suma**

A \ B C_IN	00	01	11	10
0			1	
1		1	1	1

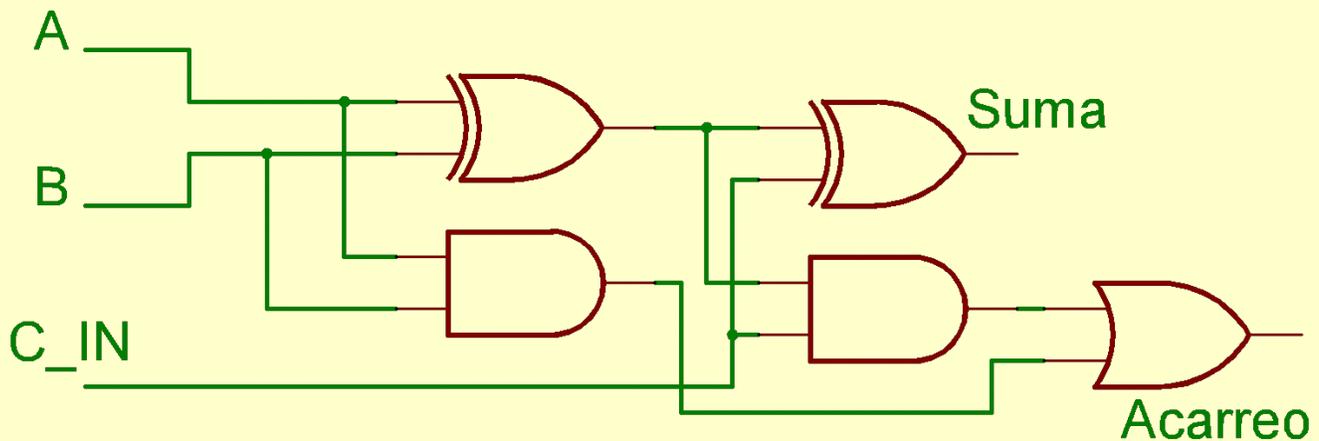
Así las funciones reducidas se presentan a continuación:

$$Suma = \bar{A}\bar{B}C_{IN} + \bar{A}B\bar{C}_{IN} + A\bar{B}\bar{C}_{IN} + ABC_{IN}$$

$$Acarreo = AB + AC_{IN} + BC_{IN}$$

Es posible reducir la función de la suma si consideramos compuertas XOR.

O bien, es posible utilizar dos semisumadores y una compuerta OR, esta disposición es mas simple y aprovecha el hecho que el primer semisumador realiza una suma sin considerar el acarreo, ahora a este resultado solo le debemos sumar el acarreo. El sumador completo queda como:



Requisitos:

Explicar el funcionamiento del sumador completo utilizando Semisumadores.

Desarrollo:

Se implementará el circuito del sumador completo de 1 bit

Se implementará un sumador de 4 bits utilizando cada uno de los circuitos armados por cada equipo, de esta manera se "emula" el funcionamiento de un circuito sumador de 4 bits como el 74LS83.

Reportar:

Se tomará como reporte:

En cada equipo, se tomara el correcto funcionamiento de la práctica (implementación y prueba del sumaro de 1 bit completo) 50%.

De todo el grupo se tomará en cuenta el funcionamiento del sumador de 4 bits al conectar todos los sumadores de cada uno de los equipos 50%.