

Facultad de Ingeniería Eléctrica  
Laboratorio de Electrónica  
"Ing. Luís García Reyes"  
Materia: "Laboratorio de Electrónica Digital I"

**Práctica Número 9**  
**"Multiplexores"**

Objetivo:

Comprender el funcionamiento de los multiplexores utilizando un multiplexor de circuito integrado utilizando 4 fuentes de señales digitales.

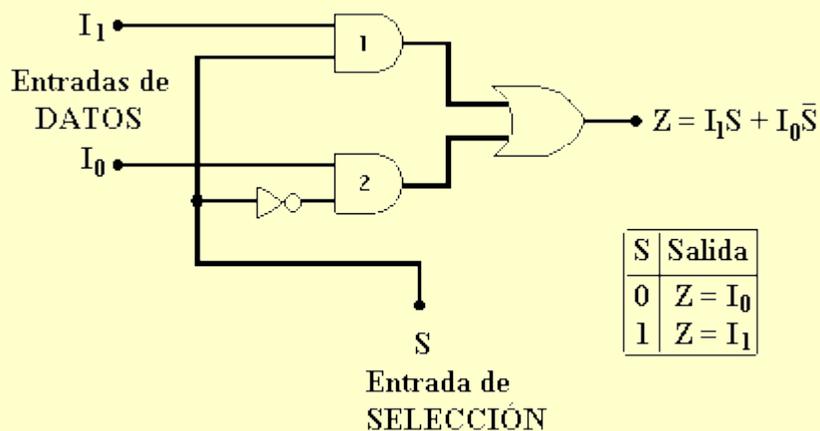
**Introducción:**

Un multiplexor es un circuito combinacional que selecciona la información binaria de una entrada, y la envía a una línea de salida. La selección de una línea de entrada se controla con un conjunto de líneas de selección. Normalmente hay  $2^n$  líneas de entrada y  $n$  líneas de selección cuya combinación de bits determina cuál entrada es seleccionada.

Un multiplexor de 2 líneas a 1 conecta 1 de 2 fuentes de un bit a un destino común.

Un multiplexor o selector de datos está construido por un *circuito lógico combinacional* que acepta varias entradas de datos y permite sólo a una de ellas alcanzar la salida. Para seleccionar el dato de entrada que se desea ver a la salida, se selecciona el dato de entrada con la terminal o terminales de SELECCIÓN (que algunas veces se conocen como entradas de enrutamiento).

La siguiente figura muestra el diagrama funcional de un multiplexor general.



En este diagrama se representan las entradas por  $I_1$  e  $I_0$  y la salida se representa por  $Z$ , en este sencillo circuito podemos observar que la terminal de selección determina cual dato se puede ver a la salida del circuito, si recordamos la tabla de verdad de la compuerta AND

Compuerta AND		
In1	In0	Z
0	0	0
0	1	0
1	0	0
1	1	1

De esta tabla de verdad se puede observar que si controlamos una terminal de la compuerta AND podemos controlar el estado de la salida.

- Si la terminal de control In1 la conectamos a "cero" lógico, no importa que tenga la otra terminal de entrada In0, la salida es "cero" lógico (área naranja)
- Si la terminal de control In1 la conectamos a "uno" lógico, la salida de la compuerta es directamente el estado de la terminal de In0 o de entrada (área azul)

Podemos observar que la compuerta AND se comporta como un "Interruptor" que permite el paso o no de la señal de la entrada a la salida del circuito.

En multiplexores más elaborados se tiene una terminal adicional denominada EN, esta terminal permite habilitar o deshabilitar la operación del circuito multiplexor, así cuando la señal EN se encuentra deshabilitada, todas las salidas son 0.

Entonces el multiplexor actúa como un interruptor de posiciones múltiples controlado digitalmente, donde el código digital que se aplica a las entradas de SELECCIÓN controla las entradas de datos las cuales serán trasladadas hacia la salida.

Por ejemplo, la salida **Z** será igual a la entrada **I<sub>0</sub>** para algún código de entrada de SELECCIÓN específico, y así sucesivamente. Dicho de otra manera, un multiplexor selecciona una de **N** fuentes de datos de entrada y transmite los datos seleccionados a un solo canal de salida. A esto se le llama MULTIPLEXAR.

### MULTIPLEXOR BÁSICO DE 2 ENTRADAS.

En la figura anterior se muestra la lógica básica de un multiplexor de 2 entradas, **I<sub>0</sub>** e **I<sub>1</sub>**, y una entrada de selección **S**. El nivel lógico que se aplica a la entrada **S** determina qué compuerta se habilita de manera que su entrada de datos atraviese la compuerta hacia la salida **Z**. Observando esto desde otro punto de vista, la expresión booleana de la salida es:

$$Z = I_0 S' + I_1 S$$

Con **S=0**, esta expresión se convierte en:

$$Z = I_0 .1 + I_1 . 0$$

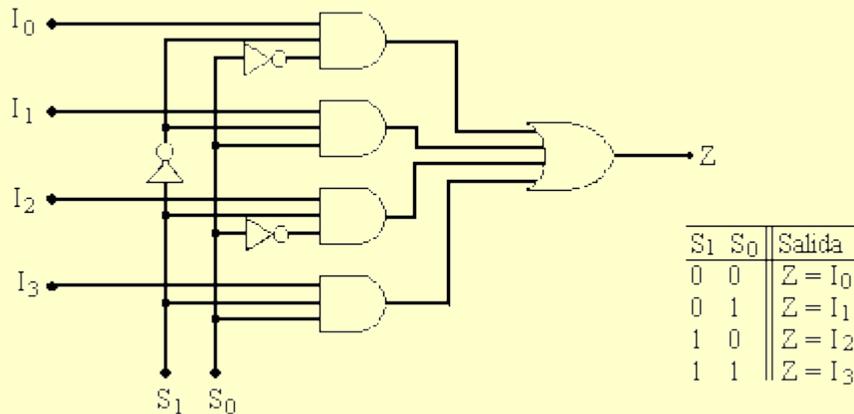
Lo cual indica que **Z** será idéntica a la señal de entrada **I<sub>0</sub>**, que puede ser un nivel lógico fijo o bien una señal lógica que varía con el tiempo. Con **S=1**, la expresión se transforma en:

$$Z = I_0 \cdot 0 + I_1 \cdot 1$$

lo que muestra que la salida **Z** será idéntica a la señal de entrada **I<sub>1</sub>**.

### MULTIPLEXOR DE 4 ENTRADAS.

Se puede aplicar la misma idea básica para formar el multiplexor de 4 entradas, que se muestra en siguiente figura.



Aquí se tienen 4 entradas, que se transmiten en forma selectiva a la salida, con base en las 4 posibles combinaciones de las entradas de selección **S<sub>1</sub>S<sub>0</sub>**. Cada entrada de datos se accede con una combinación diferente de niveles de entrada de selección. **I<sub>0</sub>** se captura con **S<sub>1</sub>S<sub>0</sub>** negadas, de manera que **I<sub>0</sub>** pase a través de su compuerta **Y** hacia la salida **Z** sólo cuando **S<sub>1</sub>=0** y **S<sub>0</sub>=0**. La siguiente tabla, muestra las salidas de los otros 3 códigos de selección de entrada.

S1	S0	Salida
0	0	Z=I <sub>0</sub>
0	1	Z=I <sub>1</sub>
1	0	Z=I <sub>2</sub>
1	1	Z=I <sub>3</sub>

En las familias lógicas TTL y CMOS se dispone regularmente de multiplexores de 2, 4, 8 y 16 entradas. Estos circuitos integrados pueden ser combinados para la *multiplexar* un gran número de entradas

### Requisitos:

Tabla de verdad a mano del multiplexor 74LS151 o 74151

Obtener la tabla de verdad del circuito que se implementará en la práctica

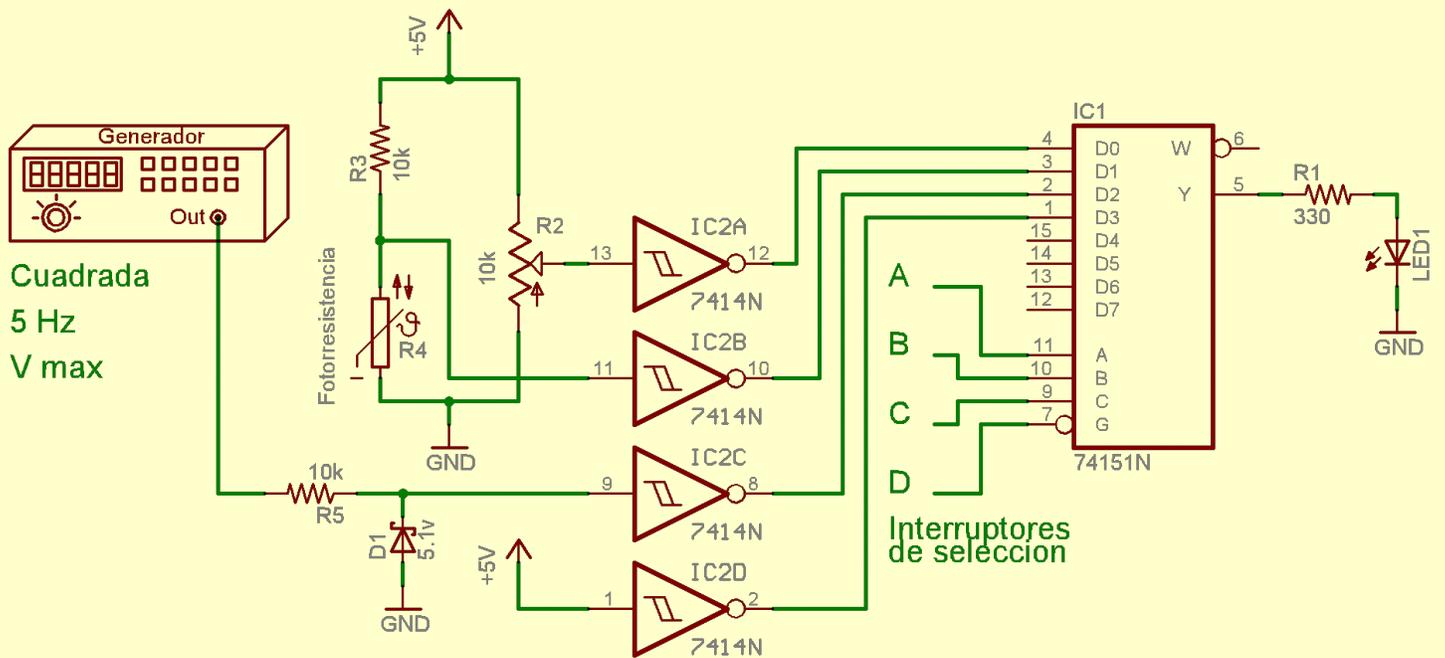
En caso de seleccionar la entrada D3, que aparecerá en el LED

¿Cuál es la función de la terminal G?

Posibles usos de este circuito

## Desarrollo:

Implementar el siguiente circuito:



## Evaluación:

La evaluación de esta práctica se realizará con su correcto desempeño y funcionamiento.